

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-218156

(43)Date of publication of application : 27.08.1993

(51)Int.Cl.

H01L 21/66

(21)Application number : 04-056357

(71)Applicant : DENKI KAGAKU KOGYO KK
TOSHIBA CORP

(22)Date of filing : 06.02.1992

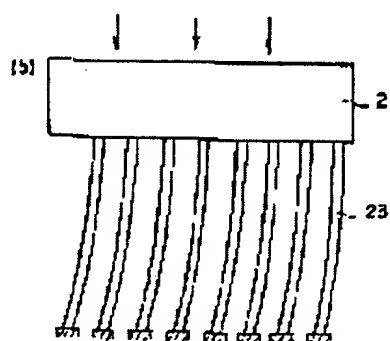
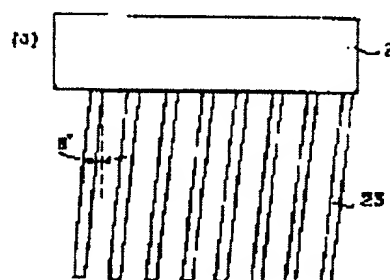
(72)Inventor : TERASAKI RYUICHI
TERUI YOSHINORI
WATANABE TORU
OKUMURA KATSUYA

(54) CIRCUIT MEASURING TERMINAL AND ITS MANUFACTURE

(57)Abstract:

PURPOSE: To cause circuit measuring terminals to touch securely and to prevent the terminals from touching each other and shortcircuiting, even when a pad pitch is narrower or the pad size is smaller, or the pad number increases, by using as circuit measuring terminals needle crystals having a constant titled angle against the normal direction of a board surface grown from the board surface.

CONSTITUTION: A silicon single-crystal board 21 is manufactured so as to be titled by a constant angle, 5 degrees for example, against the normal direction of the surface of the board 21. And needle crystals 23 are grown on the surface of the board 21 by using the technique of lithography, dry etchin, etc. Then, conductive films are coated on the surfaces of the needle crystals 23 by electroless plating, and measuring needle terminals are formed. If pressure is applied vertically to the board 21 of such measuring terminals as these, the needle crystals 23 are elastically deformed in a constant direction, and the terminals are prevented from touching each other and shortcircuiting. And it becomes possible to miniaturize the needle crystals 23 or wiring



patterns and cope with a narrower pitch, since technique used for a fine working process for LSIs is available for their production.

LEGAL STATUS

[Date of request for examination] 09.12.1998

[Date of sending the examiner's decision of rejection] 16.04.2001

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3222179

[Date of registration] 17.08.2001

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平 5 - 2 1 8 1 5 6

(43) 公開日 平成 5 年 (1 9 9 3) 8 月 2 7 日

(51) Int. Cl.⁵
H01L 21/66

識別記号 庁内整理番号
E 8406-4M
B 8406-4M

F I

技術表示箇所

審査請求 未請求 請求項の数 1 5 (全 1 1 頁)

(21) 出願番号 特願平 4 - 5 6 3 5 7

(22) 出願日 平成 4 年 (1 9 9 2) 2 月 6 日

(71) 出願人 0 0 0 0 0 3 2 9 6

電気化学工業株式会社

東京都千代田区有楽町 1 丁目 4 番 1 号

(71) 出願人 0 0 0 0 0 3 0 7 8

株式会社東芝

神奈川県川崎市幸区堀川町 7 2 番地

(72) 発明者 寺崎 隆一

東京都千代田区有楽町一丁目 4 番 1 号 電
気化学工業株式会社内

(72) 発明者 照井 良典

東京都千代田区有楽町一丁目 4 番 1 号 電
気化学工業株式会社内

(74) 代理人 弁理士 山下 稔平

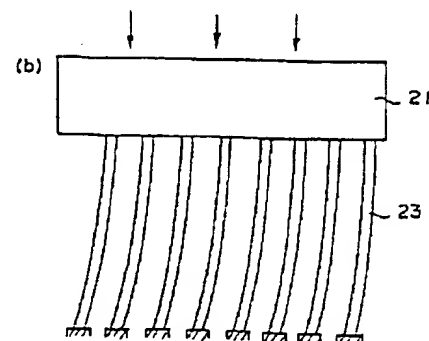
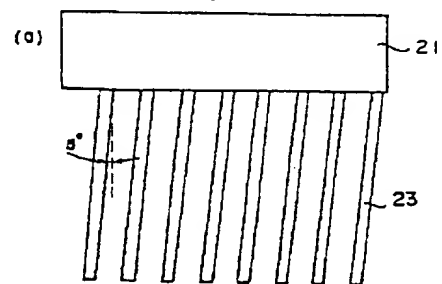
最終頁に続く

(54) 【発明の名称】 回路測定用端子およびその製造方法

(57) 【要約】

【目的】 パッドが狭ピッチ、小サイズとなり、パッド数が増大した場合でも、回路測定用端子を確実に接触させる。端子どうしの接触／短絡を防ぐ。

【構成】 基板 2 1 面の法線方向と一定角度の傾きをもって、該基板 2 1 面から成長された針状結晶 2 3 を回路測定用端子として用いる。



【特許請求の範囲】

【請求項1】 基板面の法線方向と一定角度の傾きをもって、該基板面から成長された針状結晶を用いたことを特徴とする回路測定用端子。

【請求項2】 基板面の法線方向と一定角度の傾きをもって、該基板面から成長された針状結晶と、この針状結晶の表面に設けられた導電性膜と、前記基板表面に設けられ、前記導電性膜と接続された配線と、を具備することを特徴とする回路測定用端子。

【請求項3】 前記基板は高抵抗を有することを特徴とする請求項2記載の回路測定用端子。

【請求項4】 基板面の法線方向と一定角度の傾きをもって、該基板面から成長された針状結晶と、この針状結晶および前記基板の表面に設けられた絶縁膜と、前記針状結晶に設けられた絶縁膜の表面、および基板に設けられた絶縁膜の表面に形成された配線としての導電性膜と、

を具備することを特徴とする回路測定用端子。

【請求項5】 前記基板は、特定方位から一定角度傾けて切り出された基板である請求項1～請求項4のいずれか記載の回路測定用端子。

【請求項6】 前記基板はSiであり、その特定方位は〔111〕軸であり、切り出す角度は0.1～20度の範囲である請求項5記載の回路測定用端子。

【請求項7】 針状結晶と、この針状結晶の表面に設けられた導電性膜と、この導電性膜が設けられた針状結晶を保持する保持体と、前記導電性膜と接続された配線とを具備し、

前記保持体の表面の法線方向と一定角度の傾きをもって、導電性膜が設けられた前記針状結晶が保持されていることを特徴とする回路測定用端子。

【請求項8】 導電性を有する単結晶性の針状結晶と、この針状結晶を保持する保持体と、前記導電性膜と接続された配線とを具備することを特徴とする回路測定用端子。

【請求項9】 前記保持体の表面の法線方向と一定角度の傾きをもって、導電性を有する単結晶性の針状結晶が保持されている請求項8記載の回路測定用端子。

【請求項10】 特定方位から一定角度傾けて切り出された基板の表面に配線パターンを形成し、この配線パター

ンに第1の開口部を形成する工程と、
前記基板および配線パターンの全面に絶縁膜を形成し、この絶縁膜に前記第1の開口部と配線パターンの一部とが露出するように第2の開口部を形成する工程と、

前記第1の開口部内の前記基板上に、前記基板と合金を形成する金属又は前記基板よりも融点の低い金属を配置する工程と、

前記基板を構成する1又は2以上の基板材料元素を含む雰囲気内において、前記基板上の前記金属により形成される液滴内に前記基板材料元素を取込み、前記基板上に

前記基板材料元素からなる針状結晶を基板面の法線方向と一定角度の傾きをもって形成する工程と、

この針状結晶の表面に、前記第2の開口部から露出した配線パターンと接続される導電性膜を設ける工程と、
を具備することを特徴とする回路測定用端子の製造方法。

【請求項11】 特定方位から一定角度傾けて切り出された基板の表面に、この基板と合金を形成する金属又は前記基板よりも融点の低い金属を配置する工程と、

10 前記基板を構成する1又は2以上の基板材料元素を含む雰囲気内において、前記基板上の前記金属により形成される液滴内に前記基板材料元素を取込み、前記基板上に前記基板材料元素からなる針状結晶を基板面の法線方向と一定角度の傾きをもって形成する工程と、

この針状結晶および前記基板の表面に絶縁膜を設ける工程と、

前記針状結晶に設けられた前記絶縁膜の表面、および基板に設けられた前記絶縁膜の表面に配線としての導電性膜を形成する工程と、

20 を具備することを特徴とする回路測定用端子の製造方法。

【請求項12】 特定方位から一定角度傾けて切り出された基板の表面に、この基板と合金を形成する金属又は前記基板よりも融点の低い金属を配置する工程と、

前記基板を構成する1又は2以上の基板材料元素を含む雰囲気内において、前記基板上の前記金属により形成される液滴内に前記基板材料元素を取込み、前記基板上に前記基板材料元素からなる針状結晶を基板面の法線方向と一定角度の傾きをもって形成する工程と、

30 この針状結晶および前記基板の表面に導電性膜を形成する工程と、

前記基板の表面に位置する導電性膜上に、前記針状結晶を保持するための保持体を形成する工程と、

前記基板および基板の表面に位置する導電性膜を除去する工程と、

前記針状結晶の表面に設けられた導電性金属と配線とを接続する工程と、

を具備することを特徴とする回路測定用端子の製造方法。

40 【請求項13】 前記基板はSiであり、その特定方位は〔111〕軸であり、切り出す角度は0.1～20度の範囲である請求項10～請求項12のいずれか記載の回路測定用端子の製造方法。

【請求項14】 導電性を有する基板の表面に、この基板と合金を形成する金属又は前記基板よりも融点の低い金属を配置する工程と、

前記基板を構成する1又は2以上の基板材料元素を含む雰囲気内において、前記基板上の前記金属により形成される液滴内に前記基板材料元素を取込み基板上に前記基板材料元素からなる導電性を有する針状結晶を形成する

工程と、

前記針状結晶を保持するための保持体を前記基板上に形成する工程と、

前記基板を除去する工程と、

前記針状結晶と配線とを接続する工程と、

を具備することを特徴とする回路測定用端子の製造方法。

【請求項15】 前記基板は、特定方位から一定角度傾けて切り出された基板である請求項14記載の記載の回路測定用端子の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】この発明は、例えば半導体集積回路の特性を測定するため、半導体集積回路のパッドに接触される回路測定用端子およびその製造方法に関するものである。

【0002】

【従来の技術】半導体集積回路は、製造段階において不良品除去のため何度か電気的特性を測定する必要がある。例えばLSIの場合、ウェハ内に回路素子を製造した段階で、各チップを構成する回路素子の動作をテストするための測定が行われ、この後、ウェハから切取られたチップをパッケージに収容したり、TABテープに実装した状態で、再度動作をテストするための測定が行われる。このうち、前者は、通常タングステン等の金属によって構成された針状の測定端子を有するプローブカードが使用される。また、後者は、アウターリードが挿入されるソケットを使用することが多いが、TABの場合は、プローブカードが使用されることがある。

【0003】図14は従来のプローブカードのLSIとの接続状態を示す説明図である。図15は図14のX-X線断面を示す説明図である。両図に示すように、プローブカード10は、中央部に開口部11aを有するカード基板11と、このカード基板11の裏面に設けられた複数の配線パターン12と、これら配線パターン12の端部に接続され、且つ図示せぬ樹脂によってカード基板11に固定された細い金属製の針13とを有している。これら針13の先端は、例えばウェハ14に形成されたLSIチップ15のパッド16に接触され、この状態で所要の測定が行われる。

【0004】

【発明が解決しようとする課題】ところで、LSIの高密度化に伴い、前記パッド16のサイズは小さくなり、パッド相互の間隔が狭くなり、又パッド16の数も増大している（特に論理デバイスではこの傾向が顕著である）。従来のプローブカードでは、これらの状況に対応できなくなりつつあり、以下に示す問題が生じていた。

【0005】① パッドのサイズが小さくなった場合の問題点

従来のプローブカード10では、針13が鋭角的に傾斜

してパッド16の表面に接触しているのでプローブカード10に加重を加えるとパッド上で針13が移動する。一方、パッド16は通常アルミニウム合金によって構成され、その表面には酸化膜ができるため、プローブカード10に加重を加え、針13で該酸化膜を擦って除去している。しかし、パッドのサイズが小さくなった場合、針13で酸化膜を擦る際、図16、図17に示すように針13がパッド16からはみ出し、表面保護用の絶縁膜17を破ることがある。

10 【0006】② パッドの間隔が狭くなった場合の問題点

この場合、プローブカード10の針13の位置精度を維持できなくなる。すなわち、通常、プローブカード10の針13の位置は樹脂によって配線パターン12に固定され、この後、針13の相互間隔が微調整される。しかし、針の先端の径は、30 μ m程度であり、パッド16のピッチが80 μ mであると、針の平均間隔は50 μ mとなり、製造が困難となりつつある。

【0007】③ パッドの数が増加した場合の問題点

20 近年、論理デバイスでは300～500個のパッドを有するものも珍しくなくなり、パッドの数が増加が顕著である。図14、図15に示す従来のプローブカードは、針13が平面状に並べられており、針13の間隔はパッド16に接触する先端部から配線パターン12に接続される端部に向けて次第に広げられている。これは、配線パターン12の相互間隔を確保し、外部へ信号を取出すための配線の接続を容易にするためである。しかし、パッドの数が増加した場合、配線パターン12の相互間隔を十分確保することが困難となる。

30 【0008】上記のパッドの寸法等に付随する問題点に加えて、次のような問題もある。

【0009】④ 樹脂とLSIの基板との熱膨張係数の違いによる問題点

近時、高温の状態でLSIをテストすることが増えつつある。この場合、プローブカード10もある程度高温となるが、LSIの基板としてのシリコンウェハ14と、プローブカード10のカード基板11を構成する例えばエポキシ樹脂は、熱膨張係数が異なっている。このため、針の位置とパッドの位置とが大きくずれ、測定が困難となることがあった。

40

【0010】このように、従来のプローブカードでは、狭ピッチ、小サイズ、多数個のパッド、温度条件の変化に対応することは困難であった。

【0011】本発明は、上記課題を解決するものであり、その目的とするところは、パッドが狭ピッチ、小サイズとなったり、パッド数が増大した場合においても、確実に接触することが可能な回路測定用端子およびその製造方法を提供しようとするものである。

【0012】また本発明の目的は、温度条件が変化した場合においても、確実に接触することが可能な回路測定

用端子およびその製造方法を提供しようとするものである。

【 0 0 1 3 】

【課題を解決するための手段】本発明の回路測定用端子は、基板面の法線方向と一定角度の傾きをもって、該基板面から成長された針状結晶を用いたことを特徴とする。

【 0 0 1 4 】また、本発明の回路測定用端子は、基板面の法線方向と一定角度の傾きをもって、該基板面から成長された針状結晶と、この針状結晶の表面に設けられた導電性膜と、前記基板表面に設けられ、前記導電性膜と接続された配線と、を具備することを特徴とする。

【 0 0 1 5 】また、本発明の回路測定用端子は、基板面の法線方向と一定角度の傾きをもって、該基板面から成長された針状結晶と、この針状結晶および前記基板の表面に設けられた絶縁膜と、前記針状結晶に設けられた絶縁膜の表面、および基板に設けられた絶縁膜の表面に形成された配線としての導電性膜と、を具備することを特徴とする。

【 0 0 1 6 】また、本発明の回路測定用端子は、針状結晶と、この針状結晶の表面に設けられた導電性膜と、この導電性膜が設けられた針状結晶を保持する保持体と、前記導電性膜と接続された配線とを具備し、前記保持体の表面の法線方向と一定角度の傾きをもって、導電性膜が設けられた前記針状結晶が保持されていることを特徴とする。

【 0 0 1 7 】また、本発明の回路測定用端子は、導電性を有する単結晶性の針状結晶と、この針状結晶を保持する保持体と、前記導電性膜と接続された配線とを具備することを特徴とする。

【 0 0 1 8 】本発明の回路測定用端子の製造方法は、特定方位から一定角度傾けて切り出された基板の表面に配線パターンを形成し、この配線パターンに第 1 の開口部を形成する工程と、前記基板および配線パターンの全面に絶縁膜を形成し、この絶縁膜に前記第 1 の開口部と配線パターンの一部とが露出するように第 2 の開口部を形成する工程と、前記第 1 の開口部内の前記基板上に、前記基板と合金を形成する金属又は前記基板よりも融点の低い金属を配置する工程と、前記基板を構成する 1 又は 2 以上の基板材料元素を含む雰囲気内において、前記基板上の前記金属により形成される液滴内に前記基板材料元素を取込み、前記基板上に前記基板材料元素からなる針状結晶を基板面の法線方向と一定角度の傾きをもって形成する工程と、この針状結晶の表面に、前記第 2 の開口部から露出した配線パターンと接続される導電性膜を設ける工程と、を具備することを特徴とする。

【 0 0 1 9 】また、本発明の回路測定用端子の製造方法は、特定方位から一定角度傾けて切り出された基板の表面に、この基板と合金を形成する金属又は前記基板よりも融点の低い金属を配置する工程と、前記基板を構成す

る 1 又は 2 以上の基板材料元素を含む雰囲気内において、前記基板上の前記金属により形成される液滴内に前記基板材料元素を取込み、前記基板上に前記基板材料元素からなる針状結晶を基板面の法線方向と一定角度の傾きをもって形成する工程と、この針状結晶および前記基板の表面に絶縁膜を設ける工程と、前記針状結晶に設けられた前記絶縁膜の表面、および基板に設けられた前記絶縁膜の表面に配線としての導電性膜を形成する工程と、を具備することを特徴とする。

【 0 0 2 0 】また、本発明の回路測定用端子の製造方法は、特定方位から一定角度傾けて切り出された基板の表面に、この基板と合金を形成する金属又は前記基板よりも融点の低い金属を配置する工程と、前記基板を構成する 1 又は 2 以上の基板材料元素を含む雰囲気内において、前記基板上の前記金属により形成される液滴内に前記基板材料元素を取込み、前記基板上に前記基板材料元素からなる針状結晶を基板面の法線方向と一定角度の傾きをもって形成する工程と、この針状結晶および前記基板の表面に導電性膜を形成する工程と、前記基板の表面に位置する導電性膜上に、前記針状結晶を保持するための保持体を形成する工程と、前記基板および基板の表面に位置する導電性膜を除去する工程と、前記針状結晶の表面に設けられた導電性金属と配線とを接続する工程と、を具備することを特徴とする。

【 0 0 2 1 】また、本発明の回路測定用端子の製造方法は、導電性を有する基板の表面に、この基板と合金を形成する金属又は前記基板よりも融点の低い金属を配置する工程と、前記基板を構成する 1 又は 2 以上の基板材料元素を含む雰囲気内において、前記基板上の前記金属により形成される液滴内に前記基板材料元素を取込み基板上に前記基板材料元素からなる導電性を有する針状結晶を形成する工程と、前記針状結晶を保持するための保持体を前記基板上に形成する工程と、前記基板を除去する工程と、前記針状結晶と配線とを接続する工程と、を具備することを特徴とする。

【 0 0 2 2 】

【作用】本発明は、基板上に針状結晶を成長させ、この針状結晶の表面に導電性膜を設けるとともに、針状結晶の表面に設けられた導電性膜と接続された配線パターンを設け、測定用端子を形成している。

【 0 0 2 3 】また本発明は導電性を有する基板に導電性の針状結晶を成長させ、この導電性の針状結晶を基板と分離して配線と接続することで測定用端子を形成している。これら針状結晶や配線パターン等は、LSI の微細加工プロセスに用いられるリソグラフやドライエッチング等の技術を使用して形成できるため、従来のプローブカードに比べて飛躍的に微細化することができる。したがって、パッドのサイズが小さくなったり、パッドの数が増大したり、パッド相互のピッチが狭まった場合においても十分対応できるものである。

【0024】更に、本発明では針状結晶を基板の法線方向に対して一定角度に傾けることで、基板に荷重を掛け、常に針状結晶が一定方向に弾性変形するようにし、端子どうしの接触／短絡が起こらないようにしたものである。このような構成は、端子どうしの間隔が狭い場合、端子が長い場合に特に有効である。以下かかる作用について図面を用いて説明する。

【0025】図1、図2は本発明の作用を説明する図であり、図1は針状結晶を一定角度に傾けて成長させた場合の回路測定用端子の説明図、図2は針状結晶を垂直に成長させた場合の回路測定用端子の説明図である。

【0026】端子どうしの間隔が狭い、端子が長い等の場合には、図2(a)のように基板21に針状結晶23を垂直に成長させた回路測定用端子では、図2(b)のように基板21に垂直に圧力を加えると、針状結晶23が一定方向に弾性変形せず、図中A部のように端子どうしが接触することがある。しかし、図1(a)のように基板21の法線方向に対して一定角度傾けて（ここでは、5度）、針状結晶23を成長させた回路測定用端子では、図1(b)のように基板21に垂直に圧力を加え

ると、針状結晶23が一定方向に弾性変形し、端子どうしが接触／短絡することはない。

【0027】

【実施例】以下、本発明の一実施例について図面を参照して説明する。

【0028】先ず、基板の所定の位置に針状結晶を形成する方法について説明する。この方法は、「R.S.Wagner and W.C.Ellis:Appl.Phys Letters 4 (1964) 89」に開示されているものである。図3はかかる針状結晶の形成方法を説明するための図である。

【0029】図3(a)に示すように、表面が(111)面であるシリコン(Si)単結晶31の所定の位置に金(Au)粒子32を載置する。これをSiH₄、SiCl₄等のシリコンを含むガスの雰囲気中でSi-Au合金の融点以上に加熱する。Si-Au合金はその融点が高いため、金粒子32は載置された部分にこの合金の液滴ができる。このとき、ガスの熱分解により、シリコンが雰囲気中より取込まれるが、液状体は他の固体状態に比べてシリコン原子を取込み易く、Si-Au合金の液滴中には次第にシリコンが過剰となる。この過剰シリコンはシリコン基板31上にエピタキシャル成長し、同図(b)に示すように、[111]軸方向に沿って針状結晶33が成長する。この針状結晶33は単結晶であり、基板31の結晶方向と同一方位を有する。また、針状結晶33の直径は液滴の直径とほぼ同一である。

【0030】次に、上記シリコンの針状結晶を形成する方法を基にした本発明に係る回路測定用端子の製造方法について説明する。

【0031】図4、図5は、本発明の第1の実施例を示すものである。

【0032】まず、[111]軸が基板の法線方向に対して一定の角度 θ 、例えば5度に傾くように単結晶体を切り出して、シリコン単結晶基板41を作製する。なお、角度 θ は0.1度～20度の範囲で設定することが望ましい。角度 θ が0.1度より小さいと、基板に成長した針状結晶が互いに異なった方向に変形する場合があります。角度 θ が20度を超えると、針状結晶に対して斜め方向に加わる力が大きくなり、必要な接触抵抗を得る前に針状結晶が折れてしまう場合があるからである。

【0033】次に、図4(a)において、上記シリコン単結晶基板41の上にタングステンによって信号伝送用の配線パターン42を形成する。このとき、配線パターン42と基板41との反応を抑えるため、基板41上に、先ずTiN層43を設け、このTiN層43の上に配線パターン42を形成する。これら配線パターン42とTiN層43の針状結晶を形成する部分には、針状結晶の直径に相当する開口部44が設けられている。したがって、この開口部44では、基板41が露出されている。

【0034】次に、図4(b)に示すように、前記配線パターン42、開口部44を含む基板41の全面に、CVD法等によってSiO₂膜45を形成し、このSiO₂膜45の前記開口部44と対応する部分に開口部46を形成する。この開口部46の直径は前記開口部44の直径より若干大きくされ、この開口部46より配線パターン42の一部が露出されている。ここでは、開口部46の大きさを50 μ m ϕ のドット状とし、開口部44の大きさを40 μ m ϕ とした。

【0035】次に、図4(c)に示すように、この開口部46内のみに金(Au)47を堆積する。この堆積方法としては、例えば作製されたシリコン単結晶基板41上にAuを薄く蒸着した後、電気メッキにより、Auを8 μ mの厚さまで析出し、開口部46内を含むSiO₂膜45の全面にAu層を形成し、これをエッチバック法により除去し、開口部46の内部のみにAu層47を残す方法が適用できる。このような方法により50 μ m ϕ のドット状のAu層が開口部46内に形成される。

【0036】なお、成長する針状結晶の径はドット状のAu層の体積に依存する。即ち、Au層のドット径か膜厚かを調整すれば、針状結晶の径を制御することができる。従って、成長させようとする針状結晶の径により開口部46の大きさとAu層47の厚さを適宜設定する必要がある。ただし、(Auの膜厚)/(ドット径)の比は大きい方が望ましい。これは(Auの膜厚)/(ドット径)の比が小さいと、後述するAu-Siの液滴形成時に液滴の表面張力により複数の液滴に分割し、結果的に1個のドットから複数の針状結晶が生成されることになるからである。

【0037】次に、基板41を環状(抵抗加熱式)炉中に石英製反応管を置いた常圧CVD装置の該石英製反応

管内に置き、H₂ ガス雰囲気内でSi-Au合金の共晶点以上に加熱する（ここでは約950℃で加熱した）と、開口部44内の基板41上に、図5（a）に示すように、Si-Au液滴48が形成される。その後、SiCl₄/H₂の混合ガスを導入するとSiの針状結晶が成長を開始する。SiCl₄モル分率0.01の条件で約6時間成長を続けると、図5（b）に示すように、長さ約1mm、径約30μmのシリコン単結晶基板41の表面の法線方向に対して5度傾いたSi針状結晶が得られた。

【0038】最後に、図5（c）に示すように、成長されたシリコンの針状結晶49の表面に、例えば選択性を有する無電解メッキ法により、導電性膜たる金50をコートする。この針状結晶49の表面にコートされた金50は、開口部46内に露出されたタングステンの配線パターン42と接続される。このようにしてシリコン基板41上の所定の位置に針状の測定用端子51を形成することができる。

【0039】上記実施例によれば、この測定用端子51を、LSIの微細加工プロセスに用いられるリソグラフィ、ドライエッチング等の技術を使用して形成できるため、従来のプローブカードに比べて飛躍的に微細化することができる。したがって、パッドのサイズが小さくなったり、パッドの数が増大したり、パッド相互のピッチが狭まった場合においても十分対応できるものである。

【0040】また、上記実施例の場合、基板41がシリコンであるため、熱膨張係数がLSIのウェハと同一である。したがって、高温の条件で測定する場合においても、パッドと測定用端子51の位置ずれを防止することができる。

【0041】さて、前述したように、従来のプローブカードは、針によってパッドの表面を斜めから擦ることにより、表面の自然酸化膜を破っていた。この実施例において、測定用端子51の先端は、Si-Au合金又はこれに被覆された金等の導電材料である。この測定用端子51の先端を、図6に示すように、アルミニウム合金製のパッド52の表面に当接し、基板41を加圧すると、測定用端子51によって自然酸化膜53が破かれ、測定用端子51とパッド52とが接触される。

【0042】上記のように基板41を加圧すると、図7に示すように、測定用端子51は弾性変形して湾曲する。このとき測定用端子51は基板41の表面の法線方向に対して5度傾いているため、図1に示したように一定方向に弾性変形し、互いに接触／短絡等は起こらない。また、この測定用端子51を構成する針状結晶は殆ど結晶欠陥のない完全結晶であるため機械的強度が高く、弾性変形範囲が大きい。具体的には、直径が30μm、長さが1mmの測定用端子51に対して、その軸方向に8gfの加重を加えた場合、図7に示す反り量は400μmであった。このように、測定用端子51は機

械的強度が強いため、測定用端子51によってパッド52の自然酸化膜53を確実に破ることができるとともに、互いに接触／短絡等は起こらず、多数回の使用にも絶え得るものである。

【0043】尚、基板41全体を超音波を印加し、測定用端子51を振動させることにより、パッド52の自然酸化膜53を一層有効に除去することができる。

【0044】次に、図8、図9を参照して本発明の第2の実施例について説明する。

10 【0045】前記第1の実施例では、測定用端子51相互は、シリコン基板41の抵抗によって絶縁されている。不純物を添加しないシリコンを使用した場合、測定用端子51相互に電気的な影響をほとんど与えない、かなりの高抵抗を得ることができるが、この第2の実施例においては、測定用端子51相互をより完全に絶縁する方法について説明する。

【0046】まず、図8（a）に示すように、第1の実施例と同様に【111】軸が基板の法線方向に対して5度に傾いたシリコン基板61上に金粒子62を載置し、図8（b）に示すように、第1の実施例と同様にしてシリコン基板61上に針状結晶63を成長させる。62'はAu-Si合金を示す。次に、図8（c）に示すように、シリコン基板61および針状結晶63の全面にSiO₂膜64を堆積させる。このSiO₂膜64は、例えばSiO₂が過飽和状態にある弗酸溶液から析出して形成される。

30 【0047】この後、図9（a）に示すように、蒸着法によりパラジウム（Pd）65を全面にコートする。このとき、針状結晶63の部分にもパラジウム65が十分コートされるよう、基板61を動かしながらコートする。さらに、針状結晶63のパラジウム65の表面を除く基板面のパラジウム65の上に、通常のスピンコート法により、レジスト66を塗布する。

【0048】次に、図9（b）に示すように、通常の露光現像法により、配線パターンとなる以外の部分にのみレジスト66を残す。さらに、レジスト66によって覆われず、パラジウム65が露出された部分に電解メッキにより、金67をコートし、配線パターン68を形成する。

40 【0049】最後に、図9（c）に示すように、レジスト66を除去した後、金67をマスクとしてパラジウム65を除去する。

【0050】このようにして、図10に示す如く、配線パターン68と接続された測定用端子69が完成される。

【0051】上記第2の実施例によれば、測定用端子69相互は、SiO₂膜64によって完全に絶縁される。さらに、この実施例によっても、第1の実施例と同様の効果を得ることができる。

50 【0052】次に、図11を参照して本発明の第3の実

施例について説明する。

【0053】上記第1、第2の実施例においては、測定用端子と配線パターンを基板の表面で電気的に接続したが、基板の裏面でこれらを接続することも可能である。

【0054】すなわち、図11(a)に示すように、第1の実施例と同様に[111]軸が基板の法線方向に対して5度に傾いたシリコン基板71上に針状結晶72を成長させ、この針状結晶72および基板71の全面に金73をコートする。この金73のコート方法は、例えば蒸着、無電解メッキ、またはペースト液へのディップ等

である。
【0055】次に、図11(b)に示すように、針状結晶72の金73の表面を除く、金73の表面に、溶剤によって溶かした樹脂74をスピンコート法により塗布し、乾燥させる。

【0056】この後、図11(c)に示すように、基板71および基板71に設けられた金73を削り取り、金73がコートされた針状結晶72をそれぞれ分離する。続いて、樹脂74の裏面、且つ、前記針状結晶72と対応する部分に、例えばタングステンによって配線パターン75を形成し、この配線パターン75と針状結晶72の金73を接続する。このようにして、測定用端子76が完成される。

【0057】上記第3の実施例によれば、測定用端子76は樹脂74によって確実に絶縁され、しかも、第1、第2の実施例と同様の効果を得ることができる。

【0058】次に、図12を参照して本発明の第4の実施例について説明する。

【0059】上記第1乃至第3実施例においては、基板として半導体材料たるSiを用い、Siの針状結晶を成長させ測定用端子を作製したが、基板として導電材料を用い、導電性を有する針状結晶を成長させ測定用端子を作製することも可能である。本実施例は、Ni針状結晶の測定用端子を作製する場合について説明する。

【0060】すなわち、図12(a)に示すように、

[100]軸が基板の法線方向に対して5度に傾いたNi単結晶基板81上に針状結晶82を成長させる。Niの針状結晶を成長させるには温度差法による塩化ニッケルの気相輸送を用いたCVD法を用いることができる。即ち、まずNi単結晶基板81上にAu膜を蒸着あるいはメッキにより形成し、フォトリソグラフィによりドット状にパターン化する。このNi単結晶基板81上を図13に示すCVD装置の成長領域におき、生成領域においた金属Ni80にHClを接触させ約950度に加熱すると、NiCl₂が生成する。このNiCl₂蒸気を約1200度に加熱した成長領域に送り、水素ガスと混合させる。成長領域に配置されたNi単結晶基板81上にはAu-Niの合金液滴が形成され、この液滴表面でNiCl₂は還元されNi針状結晶82が生成される。

【0061】次に、図12(b)に示すように、針状結

晶82の表面を除く、基板81の表面に、溶剤によって溶かした樹脂83をスピンコート法により塗布し、乾燥させる。

【0062】この後、図12(c)に示すように、基板81を削り取り、針状結晶82をそれぞれ分離する。続いて、樹脂83の裏面、且つ、前記針状結晶82と対応する部分に、例えばタングステンによって配線パターン84を形成し、この配線パターン84と針状結晶82とを接続する。このようにして、測定用端子85が完成される。

【0063】上記第4の実施例によれば、測定用端子85は樹脂83によって確実に絶縁され、第3の実施例と同様の効果を得ることができる。更に本実施例では針状結晶上に導電性膜を設ける必要はなく、工程を簡易化することができる。

【0064】尚、上記第1乃至第4の実施例において、シリコン基板、ニッケル基板から針状結晶を成長させたが、基板の材料としては、シリコンに限定されるものではなく、例えばSiC[Si]、Zn[Zn-Bi]、Cd[Cd-Pb、Cd-Sn]、Ni基板上的TiC[Ni-Ti-C]、CdTe[NH₄Cl]、Si₃N₄、SnO₂[Sn]、GaAs[Ga]、rare earth boride (LaB₆含む)、GaP[Ga]、Al₂O₃、AlN、Fe等成長を制御できる材料であればよい。なお上記〔〕は液相(液滴)となる材料を示すものである。基板上に配置される金属は、基板上で液滴を形成するような金属、即ち、基板と合金を形成する金属又は前記基板よりも融点の低い金属であればよい。

【0065】また、基板の材料としてシリコンを使用する場合において、シリコンと合金を作るための金属は、金に限定されるものではなく、低融点合金となる物であればよい。

【0066】さらに、針状結晶の表面には導電膜として金をコートしたが、このコート材料は金に限定されるものではなく、他の導電材料でも可能である。但し、酸化物ができにくい貴金属が望ましい。

【0067】以上説明した実施例においては、回路測定用端子によって半導体集積回路の動作特性を測定する場合について説明したが、本発明の回路測定用端子は半導体集積回路に限定されるものではなく、他の回路の測定にも適用可能である。

【0068】

【発明の効果】以上、詳述したように本発明によれば、パッドが狭ピッチ、小サイズとなり、且つ、パッド数が増大した場合においても、確実に接触することが可能な回路測定用端子およびその製造方法を提供できる。更に、本発明によれば、基板に荷重を掛けても、常に針状結晶が一定方向に弾性変形するようになり、端子どうしの接触/短絡を防ぐことができる。

【図面の簡単な説明】

【図 1】本発明により、針状結晶を一定角度に傾けて成長させた場合の回路測定用端子の説明図である。

【図 2】針状結晶を垂直に成長させた場合の回路測定用端子の説明図である。

【図 3】図 3 (a) (b) は、本発明の基になる針状結晶の形成方法を説明する図である。

【図 4】図 4 (a) 乃至 (c) は、本発明の第 1 の実施例に係わるものであり、製造工程を順次示す断面図である。

【図 5】図 5 (a) 乃至 (c) は、本発明の第 1 の実施例に係わるものであり、製造工程を順次示す断面図である。

【図 6】第 1 の実施例に係わる測定用端子とパッドの接触状態を示す側断面図である。

【図 7】第 1 の実施例に係わる測定用端子をパッドに接触し加圧した状態を示す側面図である。

【図 8】図 8 (a) 乃至 (c) は、本発明の第 2 の実施例に係わるものであり、製造工程を順次示す断面図である。

【図 9】図 9 (a) 乃至 (c) は、本発明の第 2 の実施例に係わるものであり、製造工程を順次示す断面図である。

【図 10】図 9 (c) の平面図である。

【図 11】図 11 (a) 乃至 (c) は、本発明の第 3 の

実施例に係わるものであり、製造工程を順次示す断面図である。

【図 12】図 12 (a) 乃至 (c) は、本発明の第 4 の実施例に係わるものであり、製造工程を順次示す断面図である。

【図 13】Ni 針状結晶を成長させる CVD 装置を示す図である。

【図 14】従来のプローブカードを示す平面図である。

【図 15】図 1 の 2-2 線に沿った断面図である。

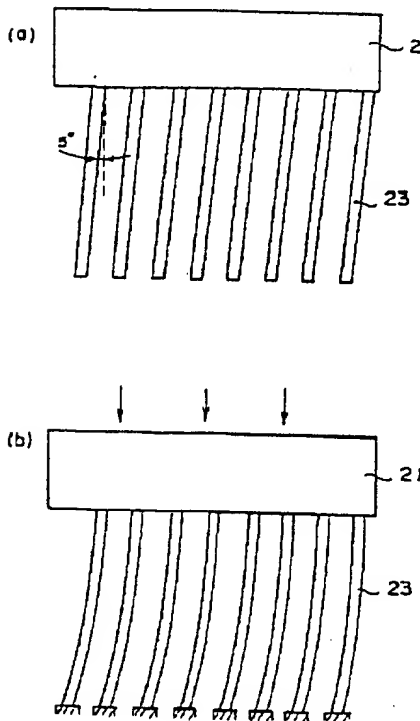
【図 16】従来の針とパッドの関係を説明するために示す図である。

【図 17】図 3 の側断面図である。

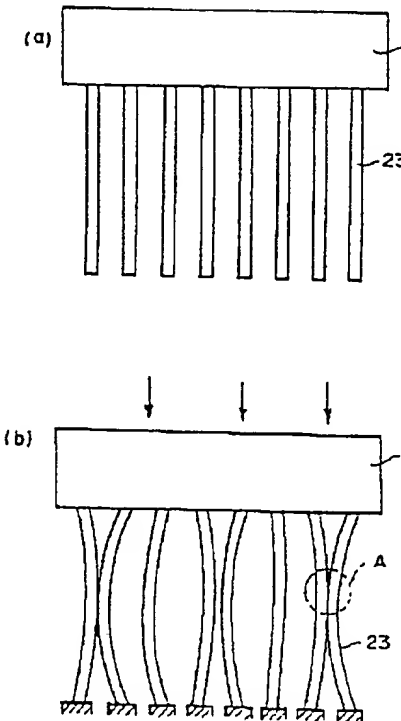
【符号の説明】

- 21, 41, 61, 71, 81 基板
- 42, 68, 75, 84 配線パターン
- 23, 49, 63, 72, 82 針状結晶
- 50, 67, 73 金
- 51, 69, 76, 85 測定用端子
- 52 パッド
- 62 金粒子
- 64 SiO₂ 膜
- 65 パラジウム
- 74, 83 樹脂

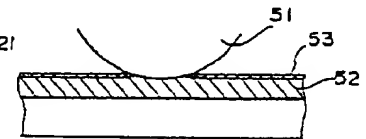
【図 1】



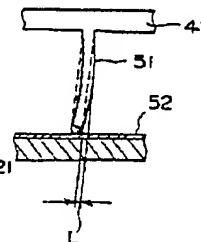
【図 2】



【図 6】



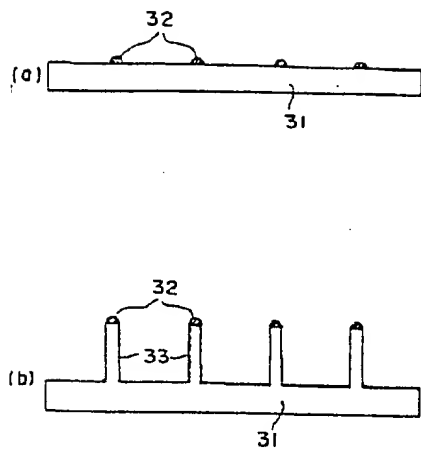
【図 7】



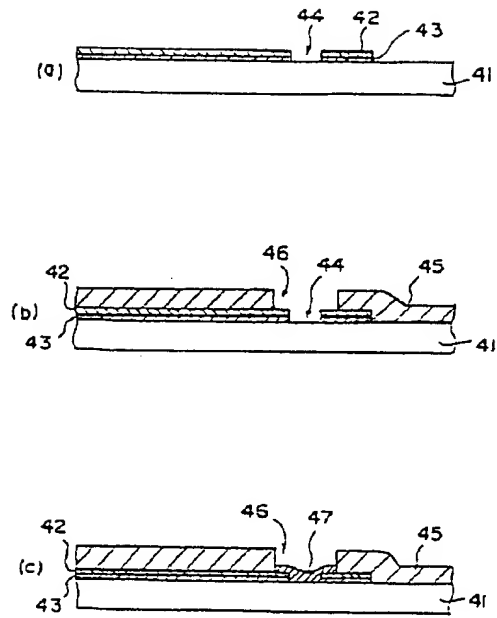
【図 10】



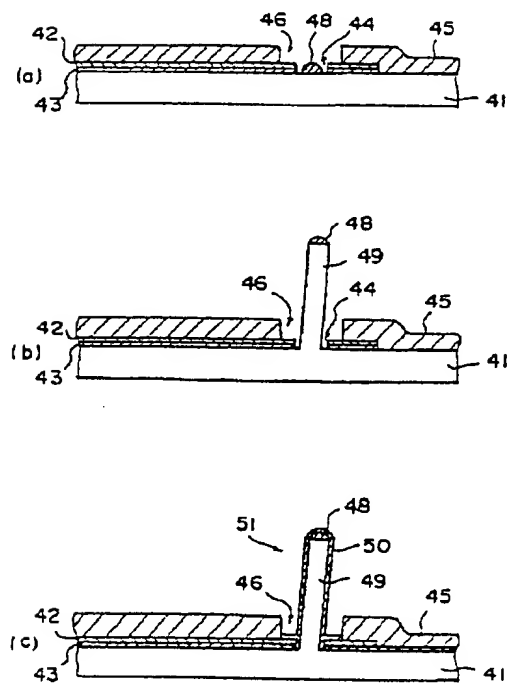
【図3】



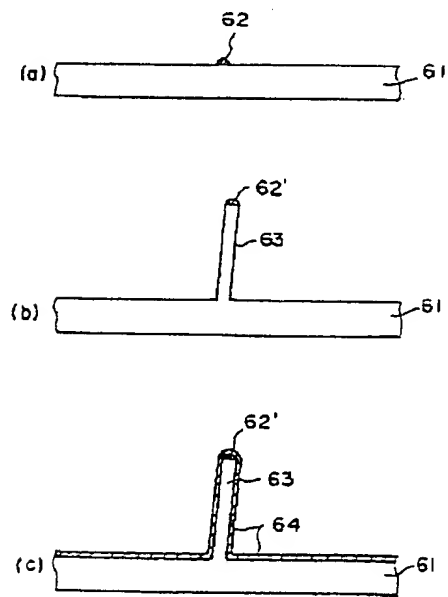
【図4】



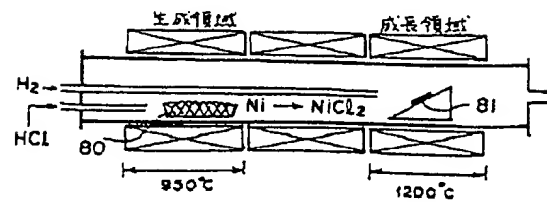
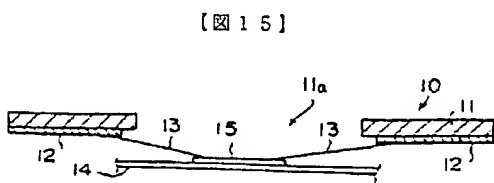
【図5】



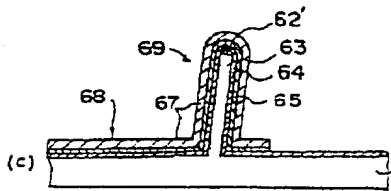
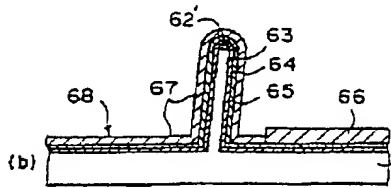
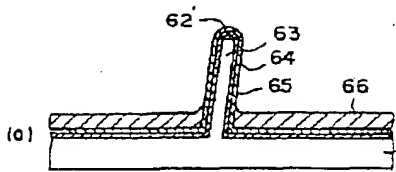
【図8】



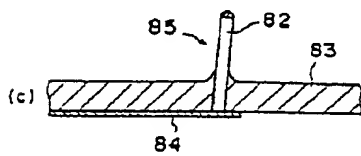
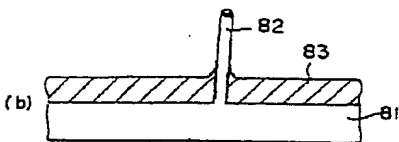
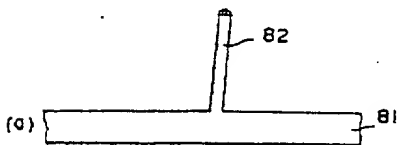
【図13】



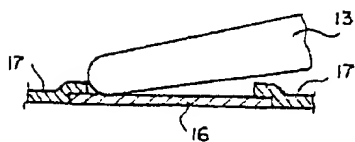
【図 9】



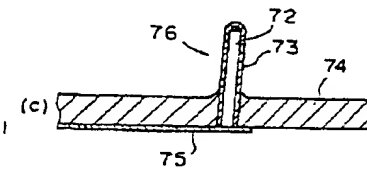
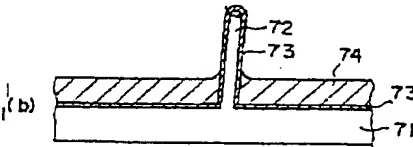
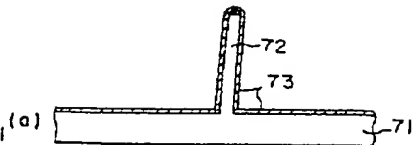
【図 12】



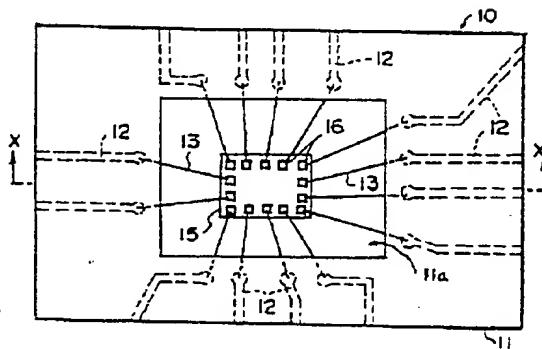
【図 17】



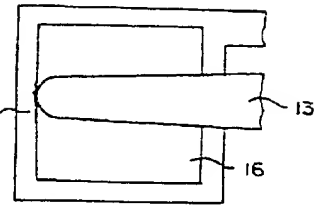
【図 11】



【図 14】



【図 16】



フロントページの続き

(72)発明者 渡辺 徹

神奈川県川崎市幸区堀川町 7 2 番地 株式
会社東芝堀川町工場内

(72)発明者 奥村 勝弥

神奈川県川崎市幸区小向東芝町 1 番地 株
式会社東芝多摩川工場内